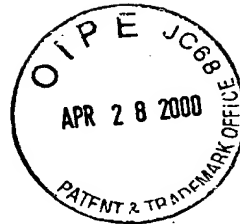


Japanese Patent Gazette;

Japanese Patent No. 2694753

Date of Patent; September 12, 1997



Title of the Invention; A signal processing circuit in an electronic endoscope apparatus

Scope of Claim for a Patent;

1. A signal processing circuit in an electronic endoscope apparatus in which a solid-state image pickup unit is provided at the distal end of an electronic endoscope that is connected to an external processor device with a connector, said solid-state image pickup unit is driven, and a video signal that is obtained by said solid-state image pickup unit is processed, characterized in that there are provided a sampling circuit for subjecting the video signal obtained by said solid-state image pickup unit to a sampling processing, a timing generator for generating a control pulse to said sampling circuit, and a delay line for providing a quantity of delay that corresponds to the length of said electronic endoscope to the control pulse developed as an output from said timing generator at the side of said electronic endoscope.

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

第2694753号

(45)発行日 平成9年(1997)12月24日

(24)登録日 平成9年(1997)9月12日

(51)Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

A 6 1 B 1/04

3 7 2

A 6 1 B 1/04

3 7 2

G 0 2 B 23/24

G 0 2 B 23/24

B

H 0 4 N 7/18

H 0 4 N 7/18

M



請求項の数1(全 6 頁)

(21)出願番号 特願平3-359879  
(22)出願日 平成3年(1991)12月26日  
(65)公開番号 特開平5-176883  
(43)公開日 平成5年(1993)7月20日

(73)特許権者 000005430  
富士写真光機株式会社  
埼玉県大宮市植竹町1丁目324番地  
(72)発明者 鈴木 茂夫  
埼玉県大宮市植竹町1丁目324番地 富士写真光機株式会社内  
(74)代理人 弁理士 緒方 保人

審査官 江成 克己

(56)参考文献 特開 昭62-164433 (J P, A)  
特開 昭62-164383 (J P, A)  
特開 昭63-209375 (J P, A)  
特開 昭63-105735 (J P, A)  
特開 昭64-37522 (J P, A)  
特開 平4-338445 (J P, A)  
特開 昭63-115535 (J P, A)

(54)【発明の名称】 電子内視鏡装置の信号処理回路

1

(57)【特許請求の範囲】

【請求項1】 外部プロセッサ装置にコネクタ接続される電子内視鏡の先端部に固体撮像素子を配設し、この固体撮像素子を駆動すると共に、この固体撮像素子で得られたビデオ信号を処理する電子内視鏡装置の信号処理回路において、

上記電子内視鏡側に、

上記固体撮像素子で得られたビデオ信号に対し、サンプリング処理をするためのサンプリング回路と、

このサンプリング回路に対する制御パルスを発生するタイミングジェネレータと、

このタイミングジェネレータから出力された制御パルスに、上記電子内視鏡の長さに対応した遅延量を与える遅延線とを配設したことを特徴とする電子内視鏡装置の信号処理回路。

2

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は電子内視鏡装置の信号処理回路、特に固体撮像素子を駆動制御し、得られたビデオ信号を処理するための制御信号を出力する回路に関する。

【0002】

【従来の技術】 先端部に設けられた固体撮像素子であるCCD (Charge Coupled Device) によって、消化管等の体腔内あるいは構造物の細管内等を観察する電子内視鏡が周知であり、この種の電子内視鏡装置は、電子内視鏡(電子スコープ)が外部プロセッサ装置に接続され、この外部プロセッサ装置にモニタが接続される構成となっている。そして、上記CCDはCCDドライバからの制御信号によって制御され、CCDで得られたビデオ信

号は、例えば相関二重サンプリング回路によってクランプ及びサンプルホールド処理がなされ、これによってビデオ信号の画素情報が抽出される。その後、上記サンプルホールドされたビデオ信号は、所定の処理が施された後にフレームメモリに記憶され、フレームメモリから再び読み出すことによってモニタ上に被観察体内の像がカラー表示される。

【0003】

【発明が解決しようとする課題】しかしながら、従来における電子内視鏡装置の信号処理回路では、電子内視鏡自体の長さが3.5m程度あるため、この電子内視鏡の先端部に配置されたCCDに対して駆動制御信号を伝送し、かつCCDから出力されたビデオ信号を外部プロセッサ装置に伝送する際に信号の遅れが生じ、上記ビデオ信号のサンプリング処理等を精度よく行うことができないという問題があった。

【0004】すなわち、信号の伝送速度は、 $3.0 \times 10^8 \text{ m/s}$ であるから、1mでは、 $1 / (3.0 \times 10^8) \approx 3.3 \times 10^{-9} \text{ 秒}$  ( $3.3 \text{ ns}$ )となる。ここで、電子内視鏡の長さを3.5mとすると、往復で電子内視鏡内での遅れ $\tau_d$ は、 $\tau_d = 3.3 \times 7 = 23.1 \text{ ns}$ となり、基準パルスに対しビデオ信号が23.1nsだけ遅れることになる。例えば、CCDにより得られるビデオ信号の読出しクロックを7.16MHzとすると、140ns毎に1画素の信号が得られ、またこの場合のクランプ処理のためのフィードスルー（黒レベル）期間は20～30ns程度となるが、この140nsの信号幅又は20～30nsのフィードスルー期間に対して上記17.5nsの遅れが生じれば、正確なクランプ処理或いはサンプルホールド処理が行えなくなる。

【0005】しかも、電子内視鏡の長さは種類によって相違しており、異なる長さの電子内視鏡に対応して外部プロセッサ装置を製作することは無駄である。そこで、従来では外部プロセッサ装置に複数の遅延線を設けると共に、電子内視鏡の種類により例えばID情報を与え、このID情報によって制御信号の遅延量を調整することが行われ、これによって電子内視鏡の長さに対応してビデオ信号が処理される。しかし、この場合には数多くの遅延線を設けなければならず、またID情報によって切り換えたりする処理が煩雑であり、構成も複雑となる。

【0006】また、電子内視鏡装置では一般に、適用部位や使用目的に応じて異なる電子内視鏡（電子スコープ）が用いられているが、この電子内視鏡の種類に対応して複雑な回路構成の外部プロセッサ装置を製作することは煩雑である。従って、近年ではこの煩雑さを避けるために、電子内視鏡側に固有の制御・処理を行う回路を配設することが行われている。

【0007】更に、上記外部プロセッサ装置内の回路にはIC部品が用いられているが、このIC部品は時代の推移により新しいものに置き換えられており、近年では

そのスピードも速くなっている。一方、光源装置を含むIC以外の部品は上記IC部品よりも長期間使用することが可能であり、使用寿命が異なる部品が一つの装置に混在することによる無駄が生じる。従って、電子内視鏡における固有の制御・処理をするIC回路等を外部プロセッサ装置から独立させることができれば、無駄がなく、取扱い易い装置を得ることができることになる。

【0008】本発明は上記問題点に鑑みてなされたものであり、その目的は、遅延線を処理回路等と共に電子内視鏡側に配設することによって、異なる長さの電子内視鏡毎にID情報によって遅延量を制御する煩雑さをなくし、取扱い易い電子内視鏡装置の信号処理回路を提供することにある。

【0009】

【課題を解決するための手段】上記目的を達成するために、本発明は、外部プロセッサ装置にコネクタ接続される電子内視鏡の先端部に固体撮像素子を配設し、この固体撮像素子を駆動すると共に、この固体撮像素子で得られたビデオ信号を処理する電子内視鏡装置の信号処理回路において、上記電子内視鏡側に、上記固体撮像素子で得られたビデオ信号に対し、サンプリング処理（クランプ処理を含めることが好ましい）をするためのサンプリング回路と、このサンプリング回路に対する制御パルスを発生するタイミングジェネレータと、このタイミングジェネレータから出力された制御パルスに、上記電子内視鏡の長さに対応した遅延量を与える遅延線とを配設したことを特徴とする。

【0010】

【作用】上記の構成によれば、固体撮像素子（CCD）の駆動回路から出力された制御信号は電子内視鏡内を伝送してCCDに与えられ、またCCDで得られたビデオ信号は電子内視鏡内を伝送して処理回路に供給され、ここでクランプ処理やサンプルホールド処理が行われる。このときのクランプパルス又はサンプリングパルスには、遅延線によって電子内視鏡の長さに相当する遅延量、すなわち上記の駆動制御信号及びビデオ信号が電子内視鏡内を伝送した分（電子内視鏡長さの往復分）の遅れが与えられることになる。従って、ビデオ信号の所定の部分を正確にクランプ又はサンプルホールドすることができる。

【0011】

【実施例】図1には、第1実施例（面順次式）に係る電子内視鏡装置の信号処理回路が示され、図2には電子内視鏡装置の全体図が示されており、まず図2により全体構成を説明する。図2において、外部プロセッサ装置10に、コネクタ11を介して処理ユニット12が一体に設けられた電子内視鏡14が接続されている。この電子内視鏡14は、中間部に操作部15を有し、その先端部にはCCD16が配設されると共に、先端から観察光を出射するためのライトガイド17が設けられている。そ

して、上記処理ユニット12内には、詳細は後述するがCCDドライバを有する第1の信号処理回路18が配設されている。

【0012】一方、外部プロセッサ装置10内には、第1群のアイソレーションデバイス19、第2群のアイソレーションデバイス20、第3群のアイソレーションデバイス21が配設され、これらのアイソレーションデバイス19、20、21はフォトカプラやパルストランスからなり、これらは電子内視鏡14側の患者回路と出力回路を電氣的に遮断する役目をしている。そして、この第1群のアイソレーションデバイス19からは上記第1の信号処理回路18から例えばRGBの各ビデオ信号が伝送されることになるが、この第1群アイソレーションデバイス19にはA/D変換器23、フレームメモリ24、D/A変換器25、モニタへの出力処理を行う第2の信号処理回路26が接続されている。

【0013】また、上記第2群のアイソレーションデバイス20には、タイミングパルス発生回路27が接続され、第3群のアイソレーションデバイス21には操作部（コントロールパネル）28が接続される。上記タイミングパルス発生回路27により、タイミングパルスが上記各構成部に出力されると共に、第2群のアイソレーションデバイス20を介して電子内視鏡14側へ同期信号（C-SYNC）、ブランキング信号（C-BLK）、動作制御信号（4fsc）等のパルスが供給される。一方、操作部28からは第3群のアイソレーションデバイス21を介して電子内視鏡14側へフリーズ、部分拡大、電子シャッタ等の動作、 $\gamma$ 値の設定等を行うための制御信号が供給される。なお、トランス30、第1電源回路31、第2電源回路32が設けられ、上記第1電源回路31は電子内視鏡14内に配置されている第1の信号処理回路18へ、第2の電源回路32は外部プロセッサ装置10内の各処理回路へ電源を供給する。

【0014】更に、上記電子内視鏡14内のライトガイド17に光学的に接続された光源33が設けられ、この光源33に光源電源34が接続され、上記光源33は光源制御部35でコントロールされており、面順次式の場合はRGBフィルタを回転駆動させることによってRGB光が順次出力される。

【0015】図1において、上記第1の信号処理回路18には、クランプ処理及びサンプルホールド処理を行う相関二重サンプリング（CDS-Correlated Double Sampling）回路38、増幅処理、ガンマ補正等を行うプロセス処理部39、上記CCD16を駆動制御するCCDドライバ40、これらの各回路へタイミングパルスを供給するタイミングジェネレータ41が設けられている。そして、このタイミングジェネレータ41からは上記CDS回路38へクランプパルスCP1、サンプルホールドパルスCP2が供給されるが、このクランプパルスCP1、サンプルホールドパルスCP2を電子内視鏡14

の長さを考慮した所定時間だけ遅延する遅延線（ディレイライン-D. L.）42、43が設けられている。

【0016】従って、上記処理ユニット12内の第1の信号処理回路18によれば、CCDドライバ40によってCCD16の駆動制御が行われると共に、CCD16で得られた被観察体内のビデオ信号に対しては、互に関連して形成されたクランプパルスCP1とサンプルホールドパルスCP2に基づいて相関二重サンプリングが行われることになる。このようにして、第1の信号処理回路18では、外部プロセッサ装置10に設けられたメモリ24の前段のアナログ処理を行う。

【0017】図3には、上記CDS回路38における信号波形が示されており、図3（a）はCCD16から出力されたビデオ信号であるが、このビデオ信号は、リセットパルス100で区切られるピクセルクロック期間に、光学的に黒の部分の信号を示すフィードスルー101と、画素情報部分102を有している。そして、信号の伝送時間を考えないならば、図3（b）に示されるクランプパルスCP1によって上記フィードスルー101部分のクランプ処理がなされ、また図3（c）に示されるサンプルホールドパルスCP2によって上記画素情報部分102のサンプルホールド処理が行われる。しかし、実際には電子内視鏡14の長さによって信号に遅れが生じ、図3（d）に示されるように、第1の信号処理回路18へ入力されるビデオ信号は、図3（a）の信号よりも所定時間だけ遅れることになる。従って、実施例では遅延線42により図3（e）に示されるように、遅延時間 $\tau_1$ だけ遅らせたクランプパルスCP1dを形成し、このクランプパルスCP1dにてビデオ信号の直流再生をすると共に、遅延線43によって図3（d）に示されるように、遅延時間 $\tau_2$ だけ遅らせたサンプルホールドパルスCP2dを形成し、このサンプルホールドパルスCP2dにて画素信号をサンプルホールドする。そうすると、最終的にCDS回路38からは図3（g）に示されるサンプルホールド信号が画素情報として出力されることになる。

【0018】以上の実施例の構成によれば、図2に示される光量制御部35の制御によって光源33から出力されたRGB光は、電子内視鏡14内をライトガイド17にて伝達され、これによって観察光が先端部から被観察体内へ照射される。そうすると、CCDドライバ40で駆動制御されたCCD16により、上記観察光によって照射された被観察体像が捉えられ、CCD16からビデオ信号が第1の信号処理回路18へ供給される。この第1の信号処理回路18では、図1のCDS回路38に所定の遅延時間 $\tau_1$ 、 $\tau_2$ が遅延されたクランプパルスCP1d、サンプルホールドCP2dが供給されており、これによってビデオ信号のフィードスルー101の部分がクランプ処理されると共に、画素情報部分102がサンプルホールドされる。この場合、上記クランプパルスCP

1d及びサンプルホールドパルスCP2dは、遅延線42、43によって当該電子内視鏡14を信号が伝送するのに必要な時間だけ遅らせており、従ってビデオ信号における画素情報が正確に抽出できることになる。

【0019】上記CDS回路38の出力は、プロセス処理部39で所定の増幅、 $\gamma$ 補正、等の処理が施された後に、外部プロセッサ装置10へ供給されることになり、ビデオ信号は第1群のアイソレーションデバイス19を介して出力回路側に伝送される。そうして、A/D変換器23を介してフレームメモリ24へ一旦記憶され、その後読み出されてD/A変換器25を介して第2の信号処理回路26へ入力される。この第2の信号処理回路26では、モニタへ出力するための処理が行われており、従って第2の信号処理回路26からRGBの各信号、Y/C信号等がモニタへ出力され、同時にタイミングパルス発生回路27からは同期信号がモニタへ出力され、モニタ上には被観察体内の画像がカラー表示される。

【0020】次に、本発明の第2実施例を図4に基づいて説明する。図4の場合は、同時式の電子内視鏡装置の例であり、CDS回路45の後段にはRGB等の各色信号に分離するための色分離回路46が設けられ、またプロセス処理部47、タイミングジェネレータ48、CCDドライバ49が設けられる。そして、第1実施例と同様に、クランプパルスCP1を所定時間遅らせる遅延線50、サンプルホールドパルスCP2を所定時間遅らせる遅延線51が設けられると共に、色分離回路46への動作タイミングパルスを所定時間遅らせる遅延線52が設けられる。

【0021】この第2実施例によれば、遅延線50の出力であるクランプパルスCP1dによるクランプ処理、遅延線50の出力であるサンプルホールドパルスCP2dによるサンプルホールド処理がされると共に、遅延線52から出力された制御パルスCPndによって色分離が行われ、白色光によって得られたビデオ信号が所定の色信号に変換されてプロセス処理部47へ供給される。従って、この場合も、CCDドライバ49から出力された駆動制御信号の遅れ、CCD16から出力されたビデオ信号の遅れによる影響をなくし、正確なビデオ信号を形成することができる。

【0022】上記実施例では、第1の信号処理回路18を有する処理ユニット12を外部プロセッサ装置10との接続部に配置したが、この処理ユニット12はコンパクトな回路として電子内視鏡14の操作部15に配置することも可能である。また、上記実施例では処理ユニット12は電子内視鏡14と一体に形成したが、電子内視鏡14とも別体にし、この電子内視鏡14を処理ユニット12にコネクタ等で接続する構成とすることもできる。

#### 【0023】

【発明の効果】以上説明したように、本発明によれば、電子内視鏡側に、ビデオ信号に対しサンプリング処理をするサンプリング回路、このサンプリング回路に対する制御パルスを発生するタイミングジェネレータ、上記制御パルスに上記電子内視鏡の長さに対応した遅延量を与える遅延線を配設したので、異なる長さの電子内視鏡毎にID情報により遅延量を制御する煩雑さ及び複雑さをなくして、各種の電子内視鏡の長さに合った遅延量を容易に与えることができ、正確なビデオ信号を形成することが可能となる。

#### 【図面の簡単な説明】

【図1】本発明の第1実施例に係る電子内視鏡装置の信号処理回路の構成を示す回路ブロック図である。

【図2】実施例の電子内視鏡装置の全体構成を示す回路ブロック図である。

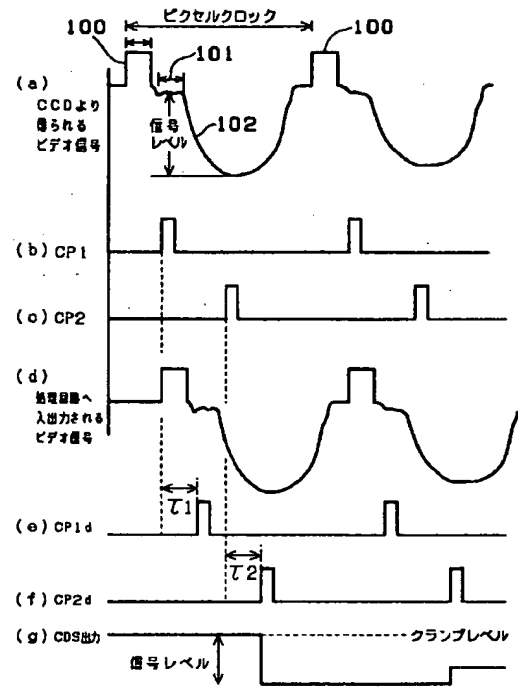
【図3】第1実施例回路での動作を示す波形図である。

【図4】本発明の第2実施例の構成を示す回路ブロック図である。

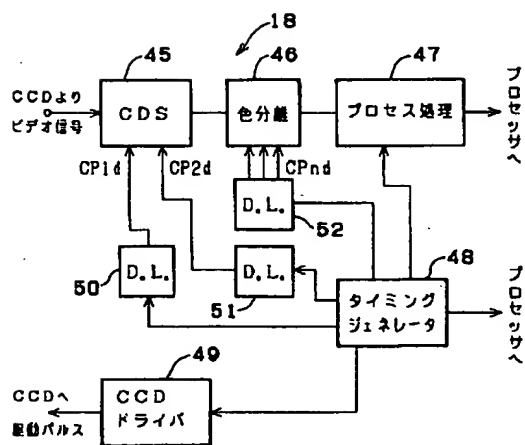
#### 【符号の説明】

- 10 … 外部プロセッサ装置、
- 12 … 処理ユニット、
- 14 … 電子内視鏡、
- 16 … CCD、
- 18 … 第1の信号処理回路、
- 38, 45 … 相関二重サンプリング(CDS)回路、
- 41, 48 … タイミングジェネレータ、
- 42, 43, 50, 51, 52 … 遅延線、
- 40, 49 … CCDドライバ。

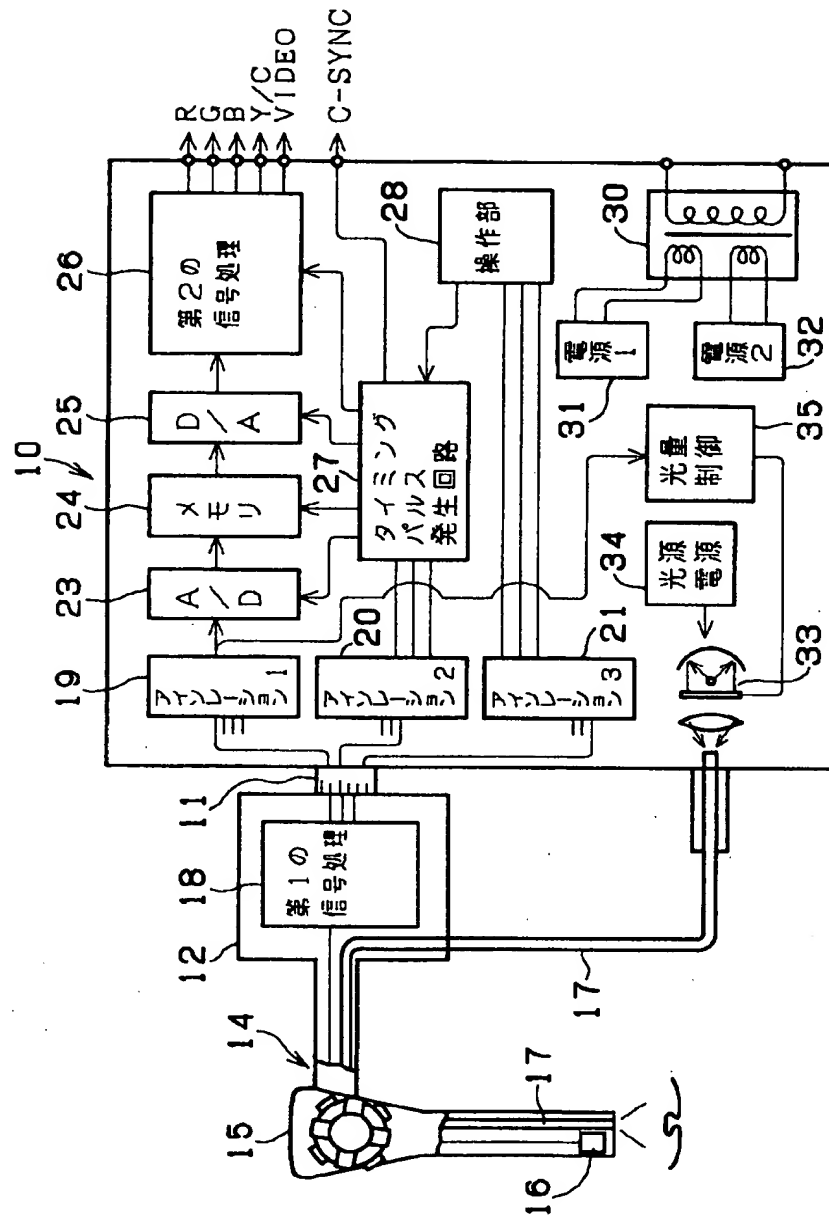
【图3】



【図4】



【図2】



## **DERWENT TERMS AND CONDITIONS**

*Derwent shall not in any circumstances be liable or responsible for the completeness or accuracy of any Derwent translation and will not be liable for any direct, indirect, consequential or economic loss or loss of profit resulting directly or indirectly from the use of any translation by any customer.*

Derwent Information Ltd. is part of The Thomson Corporation

Please visit our home page:

["WWW.DERWENT.CO.UK"](http://WWW.DERWENT.CO.UK) (English)

["WWW.DERWENT.CO.JP"](http://WWW.DERWENT.CO.JP) (Japanese)



**MACHINE-ASSISTED TRANSLATION (MAT):**

<b>(19)【発行国】</b> 日本国特許庁 ( J P )	<b>(19)[ISSUINGCOUNTRY]</b> Japanese Patent Office (JP)
<b>(12)【公報種別】</b> 特許公報 ( B 2 )	Patent gazette (B2))
<b>(11)【特許番号】</b> 第 2 6 9 4 7 5 3 号	<b>(11)[Patent number]</b> No. 2694753
<b>(24)【登録日】</b> 平成 9 年 ( 1 9 9 7 ) 9 月 1 2 日	<b>(24)[DATEOFREGISTRATION]</b> Heisei 9 (1997) August 12
<b>(45)【発行日】</b> 平成 9 年 ( 1 9 9 7 ) 1 2 月 2 4 日	<b>(45)[Publication Date]</b> December 24th, Heisei 9 (1997)
<b>(54)【発明の名称】</b> 電子内視鏡装置の信号処理回路	<b>(54)[TITLE]</b> The signal processing circuit of an electronic endoscope device
<b>(51)【国際特許分類第 6 版】</b> A61B 1/04 372 G02B 23/24 H04N 7/18	<b>(51)[IPC]</b> A61B 1/04 372 G02B23/24 H04N 7/18
<b>【 F I 】</b> A61B 1/04 372 G02B 23/24      B H04N 7/18      M	<b>[FI]</b> A61B 1/04 372 G02B23/24      B H04N 7/18      M
<b>【請求項の数】</b> 1	<b>[NUMBEROFCLAIMS]</b> One
<b>【全頁数】</b> 6	<b>[NUMBEROFPAGES]</b> Six
<b>(21)【出願番号】</b> 特願平 3 - 3 5 9 8 7 9	<b>(21)[APPLICATIONNUMBER]</b> Japanese Patent Application No. 3-359879
<b>(22)【出願日】</b> 平成 3 年 ( 1 9 9 1 ) 1 2 月 2	<b>(22)[DATEOFFILING]</b> December 26th, Heisei 3 (1991)

JP2694753-B2



6 日

(65) 【公開番号】  
特開平 5 - 1 7 6 8 8 3

(65)[Laid-open (Kokai) number]  
Unexamined Japanese Patent 5-176883

(43) 【公開日】  
平成 5 年 ( 1 9 9 3 ) 7 月 2 0  
日

(43)[DATEOFFIRSTPUBLICATION]  
Heisei 5 (1993) July 20th

(73) 【特許権者】

(73)[Patentee]

【識別番号】  
0 0 0 0 0 5 4 3 0

[IDCODE]  
000005430

【氏名又は名称】  
富士写真光機株式会社

FUJI PHOTO OPTICAL CO., LTD.

【住所又は居所】  
埼玉県大宮市植竹町 1 丁目 3 2  
4 番地

[ADDRESS]

(72) 【発明者】

(72)[INVENTOR]

【氏名】 鈴木 茂夫

SUZUKI SHIGEO

【住所又は居所】  
埼玉県大宮市植竹町 1 丁目 3 2  
4 番地 富士写真光機株式会社  
内

[ADDRESS]

(74) 【代理人】

(74)[PATENTAGENT]

【弁理士】

[PATENTATTORNEY]

【氏名又は名称】 緒方 保人 OGATA YASUTO

【審査官】 江成 克己

[EXAMINER] ENARI KATUMI

(56) 【参考文献】

(56)[Bibliography]

【文献】 特開 昭 6 2 - 1 6 4 4 3 3 ( J P , A )	【Reference】 Unexamined Japanese Patent 164433 (JP, A)	Showa 62-
【文献】 特開 昭 6 2 - 1 6 4 3 8 3 ( J P , A )	【Reference】 Unexamined Japanese Patent 164383 (JP, A)	Showa 62-
【文献】 特開 昭 6 3 - 2 0 9 3 7 5 ( J P , A )	【Reference】 Unexamined Japanese Patent 209375 (JP, A)	Showa 63-
【文献】 特開 昭 6 3 - 1 0 5 7 3 5 ( J P , A )	【Reference】 Unexamined Japanese Patent 105735 (JP, A)	Showa 63-
【文献】 特開 昭 6 4 - 3 7 5 2 2 ( J P , A )	【Reference】 Unexamined Japanese Patent 37522 (JP, A)	Showa 64-
【文献】 特開 平 4 - 3 3 8 4 4 5 ( J P , A )	【Reference】 Unexamined Japanese Patent 338445 (JP, A)	Heisei 4-
【文献】 特開 昭 6 3 - 1 1 5 5 3 5 ( J P , A )	【Reference】 Unexamined Japanese Patent 115535 (JP, A)	Showa 63-

## (57) 【特許請求の範囲】

## (57)[CLAIMS]

## 【請求項 1】

外部プロセッサ装置にコネクタ  
接続される電子内視鏡の先端部  
に固体撮像素子を配設し、この  
固体撮像素子を駆動すると共  
に、この固体撮像素子で得られ  
たビデオ信号を処理する電子内  
視鏡装置の信号処理回路におい  
て、上記電子内視鏡側に、上記  
固体撮像素子で得られたビデオ  
信号に対し、サンプリング処理

## [CLAIM 1]

A signal processing circuit of an electronic endoscope device, in which a solid image-pickup element is arranged to the tip of the electronic endoscope by which connector connection is carried out at an external processor device.

While actuating this solid image-pickup element in the signal processing circuit of the electronic endoscope device which processes the video signal obtained with this solid image-pickup element, to an above electronic

をするためのサンプリング回路と、このサンプリング回路に対する制御パルスを発生するタイミングジェネレータと、このタイミングジェネレータから出力された制御パルスに、上記電子内視鏡の長さに対応した遅延量を与える遅延線とを配設したことを特徴とする電子内視鏡装置の信号処理回路。

endoscope side, the sampling circuit for carrying out the sampling process with respect to the video signal obtained with the above solid image-pickup element, the timing generator which generate the control pulse with respect to this sampling circuit, and the delay line which give the amount of delay which corresponded to the length of an above electronic endoscope to the control pulse output from this timing generator arranged.

**【発明の詳細な説明】****[DETAILED DESCRIPTION OF INVENTION]****【 0 0 0 1 】****[0001]****【産業上の利用分野】**

本発明は電子内視鏡装置の信号処理回路、特に固体撮像素子を駆動制御し、得られたビデオ信号を処理するための制御信号を出力する回路に関する。

**[INDUSTRIAL APPLICATION]**

This invention relates to the circuit which outputs the control signal for carrying out the drive control of the signal processing circuit, especially the solid image-pickup element of an electronic endoscope device, and processing the obtained video signal.

**【 0 0 0 2 】****[0002]****【従来の技術】**

先端部に設けられた固体撮像素子である CCD (Charge Coupled Device) によって、消化管等の体腔内あるいは構造物の細管内等を観察する電子内視鏡が周知であり、この種の電子内視鏡装置は、電子内視鏡 (電子スコープ) が外部プロセッサ装置に接続され、この外部プロセッサ装置にモニタが接続される構成となっている。そして、上記 CCD は CCD ドライバからの制御信号によって制御され、CCD で得られたビデオ信

**[PRIOR ART]**

The electronic endoscope which observes intra corporeals such as a digestive tract, or the inside of the thin tube of a structure by CCD (Charge Coupled Device) which is the solid image-pickup element provided to the tip is common knowledge.

As for this kind of electronic endoscope device, an electronic endoscope (electronic scope) is connected to an external processor device.

It is the structure that a monitor is connected to this external processor device.

And, the above CCD is controlled by the control signal from CCD driver. As for the video signal obtained by CCD, a clamp and Sample and Hold process are done by the correlation

号は、例えば相関二重サンプリング回路によってクランプ及びサンプルホールド処理がなされ、これによってビデオ信号の画素情報が抽出される。その後、上記サンプルホールドされたビデオ信号は、所定の処理が施された後にフレームメモリに記憶され、フレームメモリから再び読み出すことによってモニタ上に被観察体内の像がカラー表示される。

【0003】

【発明が解決しようとする課題】

しかしながら、従来における電子内視鏡装置の信号処理回路では、電子内視鏡自体の長さが3.5m程度あるため、この電子内視鏡の先端部に配置されたCCDに対して駆動制御信号を伝送し、かつCCDから出力されたビデオ信号を外部プロセッサ装置に伝送する際に信号の遅れが生じ、上記ビデオ信号のサンプリング処理等を精度よく行うことができないという問題があった。

【0004】

すなわち、信号の伝送速度は、 $3.0 \times 10^8 \text{ m/s}$ であるから、1mでは、 $1 / (3.0 \times 10^8) \approx 3.3 \times 10^{-9} \text{ 秒}$  (3.3ns)となる。ここで、電子内視鏡の長さを3.5mとすると、往復で電子内視鏡内での遅れ $\tau d$ は、 $\tau d = 3.3 \times 7 = 23.1 \text{ ns}$ となり、基準パル

double sampling circuit, for example.

Pixel information on a video signal is extracted by this.

After that, after performing a prescribed process, a frame memory stores the video signal by which the above Sample and Hold was carried out, and the color display of the image of the observed inside of the body is carried out on a monitor by reading from a frame memory again.

[0003]

[PROBLEM ADDRESSED]

In the signal processing circuit of the conventional electronic endoscope device Since electronic endoscope itself length is about 3.5 m, a drive control signal is transmitted with respect to CCD arranged by the tip of this electronic endoscope. And the delay of a signal arises when transmitting the video signal output from CCD to an external processor device. There was a problem that a sampling process of an above video signal etc. could not be performed accurately.

[0004]

That is, since the transmission rate of a signal was  $3.0 \times 10^8 \text{ m/s}$ , it becomes  $1 / (3.0 \times 10^8)$  APPROXIMATELY EQUAL TO  $3.3 \times 10^{-9}$  seconds (3.3ns) in 1m.

Here, if the length of an electronic endoscope is set to 3.5m, delay (tau) d within an electronic endoscope will be set to  $(\tau) d = 3.3 \times 7 = 23.1 \text{ ns}$  both ways.

The video signal with respect to a standard pulse will be overdue only for 23.1ns.

For example, if the read-out clock of the video

スに対しビデオ信号が23.1nsだけ遅れることになる。例えば、CCDにより得られるビデオ信号の読出しクロックを7.16MHzとすると、140ns毎に1画素の信号が得られ、またこの場合のクランプ処理のためのフィードスルー（黒レベル）期間は20～30ns程度となるが、この140nsの信号幅又は20～30nsのフィードスルー期間に対して上記17.5nsの遅れが生じれば、正確なクランプ処理或いはサンプルホールド処理が行えなくなる。

**[0005]**

しかも、電子内視鏡の長さは種類によって相違しており、異なる長さの電子内視鏡に対応して外部プロセッサ装置を製作することは無駄である。そこで、従来では外部プロセッサ装置に複数の遅延線を設けると共に、電子内視鏡の種類により例えばID情報を与え、このID情報によって制御信号の遅延量を調整することが行われ、これによって電子内視鏡の長さに対応してビデオ信号が処理される。しかし、この場合には数多くの遅延線を設けなければならない、またID情報によって切り換えたりする処理が煩雑であり、構成も複雑となる。

**[0006]**

また、電子内視鏡装置では一般に、適用部位や使用目的に応じて異なる電子内視鏡（電子スコープ）が用いられているが、こ

signal obtained by CCD is set to 7.16 MHz, the signal of one pixel will be obtained each 140ns.

Moreover, the feed through (black level) period for the clamp process in this case is set to about 20～30ns.

However, carrying out an exact clamp process or a Sample and Hold process, if the delay for above 17.5ns arises with respect to this signal width for 140ns or the feed through period for 20～30ns consists impossible.

**[0005]**

And, the length of an electronic endoscope is different with a kind.

It is useless to manufacture an external processor device corresponding to the electronic endoscope of different length.

Then, in the past, while providing some delay lines to an external processor device, ID information is given according to the kind of electronic endoscope, for example. Adjusting the amount of delay of a control signal is performed by this ID information, and a video signal is processed by this corresponding to the length of an electronic endoscope.

However, the process which many delay lines must be provided in this case, and is switched by ID information is complicated.

Structure becomes complicated.

**[0006]**

Moreover, in the electronic endoscope device, the electronic endoscope (electronic scope) which differs depending on the application site or a purpose of use is used generally.

の電子内視鏡の種類に対応して複雑な回路構成の外部プロセッサ装置を製作することは煩雑である。従って、近年ではこの煩雑さを避けるために、電子内視鏡側に固有の制御・処理を行う回路を配設することが行われている。

**【0007】**

更に、上記外部プロセッサ装置内の回路にはIC部品が用いられているが、このIC部品は時代の推移により新しいものに置き換えられており、近年ではそのスピードも速くなっている。一方、光源装置を含むIC以外の部品は上記IC部品よりも長期間使用することが可能であり、使用寿命が異なる部品が一つの装置に混在することによる無駄が生じる。従って、電子内視鏡における固有の制御、処理をするIC回路等を外部プロセッサ装置から独立させることができれば、無駄がなく、取扱い易い装置を得ることができることになる。

**【0008】**

本発明は上記問題点を鑑みてなされたものであり、その目的は、遅延線を処理回路等と共に電子内視鏡側に配設することによって、異なる長さの電子内視鏡毎にID情報によって遅延量を制御する煩雑さをなくし、取扱い易い電子内視鏡装置の信号処理回路を提供することにある。

**【0009】**

However, it is complicated to manufacture the external processor device of complicated circuit structure corresponding to the kind of this electronic endoscope.

Therefore, in recent years, in order to avoid this complexity, arranging the circuit which performs an intrinsic control \* process to an electronic endoscope side is performed.

**[0007]**

Furthermore, IC component is used for the circuit in an above external processor device.

However, this IC component is transposed to the new thing by transition of an age.

In recent years, the speed is also quick.

On the other hand, components other than IC containing a light source device can be used from an above IC component for a long period of time. The wastefulness by the component with which a working life differs being intermingled in one device is generated.

Therefore, if IC circuit which carries out the intrinsic control in an electronic endoscope and a process can be made to be independent of an external processor device, there is no wastefulness and the device which is easy to deal with it can be obtained.

**[0008]**

This invention was done in view of the above problem.

The objective eliminates the complexity that controls the amount of delay by ID information for each electronic endoscope of different length, by arranging a delay line to an electronic endoscope side with a process circuit etc. It is in providing the signal processing circuit of the electronic endoscope device which is easy to deal with it.

**[0009]**

**【課題を解決するための手段】**

上記目的を達成するために、本発明は、外部プロセッサ装置にコネクタ接続される電子内視鏡の先端部に固体撮像素子を配設し、この固体撮像素子を駆動すると共に、この固体撮像素子で得られたビデオ信号を処理する電子内視鏡装置の信号処理回路において、上記電子内視鏡側に、上記固体撮像素子で得られたビデオ信号に対し、サンプリング処理（クランプ処理を含めることが好ましい）をするためのサンプリング回路と、このサンプリング回路に対する制御パルスが発生するタイミングジェネレータと、このタイミングジェネレータから出力された制御パルスに、上記電子内視鏡の長さに対応した遅延量を与える遅延線とを配設したことを特徴とする。

**【0010】****【作用】**

上記の構成によれば、固体撮像素子（CCD）の駆動回路から出力された制御信号は電子内視鏡内を伝送してCCDに与えられ、またCCDで得られたビデオ信号は電子内視鏡内を伝送して処理回路に供給され、ここでクランプ処理やサンプルホールド処理が行われる。このときのクランプパルス又はサンプリングパルスには、遅延線によって電子内視鏡の長さに相当する遅延量、すなわち上記の駆動制御

**[SOLUTION OF THE INVENTION]**

In this invention in order to realize the above objective, a solid image-pickup element is arranged to the tip of the electronic endoscope by which connector connection is carried out at an external processor device.

While actuating this solid image-pickup element, the video signal obtained with this solid image-pickup element is processed. In the signal processing circuit of an electronic endoscope device, to an above electronic endoscope side, the sampling circuit for carrying out the sampling process (it being preferable to include a clamp process) with respect to the video signal obtained with an above solid image-pickup element, the timing generator which generate the control pulse with respect to this sampling circuit, and the delay line which give the amount of delay which corresponded to the length of an above electronic endoscope to the control pulse output from this timing generator arranged.

It is characterized by the above mentioned.

**【0010】****[EFFECT]**

According to the structure of the above, the control signal output from the driving circuit of a solid image-pickup element (CCD) transmits the inside of an electronic endoscope, and CCD imparts it.

Moreover, the video signal obtained by CCD transmits the inside of an electronic endoscope, and is supplied to a process circuit.

A clamp process and a Sample and Hold process are performed here.

To the clamping pulse or the sampling pulse at this time, a delay line will be imparted the delay of the part (a reciprocated part of electronic endoscope length) to which the drive control signal and the video signal of the



信号及びビデオ信号が電子内視鏡内を伝送した分（電子内視鏡長さの往復分）の遅れが与えられることになる。従って、ビデオ信号の所定の部分を正確にクランプ又はサンプルホールドすることができる。

【 0 0 1 1 】

**【実施例】**

図 1 には、第 1 実施例（面順次式）に係る電子内視鏡装置の信号処理回路が示され、図 2 には電子内視鏡装置の全体図が示されており、まず図 2 により全体構成を説明する。図 2 において、外部プロセッサ装置 10 に、コネクタ 11 を介して処理ユニット 12 が一体に設けられた電子内視鏡 14 が接続されている。この電子内視鏡 14 は、中間部に操作部 15 を有し、その先端部には CCD 16 が配設されると共に、先端から観察光を出射するためのライトガイド 17 が設けられている。そして、上記処理ユニット 12 内には、詳細は後述するが CCD ドライバを有する第 1 の信号処理回路 18 が配設されている。

【 0 0 1 2 】

一方、外部プロセッサ装置 10 内には、第 1 群のアイソレーションデバイス 19、第 2 群のアイソレーションデバイス 20、第 3 群のアイソレーションデバイス 21 が配設され、これらのアイソレーションデバイス 19、20、21 はフォトカプラ

amount of delay equivalent to length of electronic endoscope, i.e., above, transmitted the inside of an electronic endoscope.

Therefore, the prescribed part of a video signal can be made exact a clamp or a Sample and Hold.

[0011]

**[Example]**

The signal processing circuit of the electronic endoscope device based on a first Example (it is a type to a surface order) is shown in Figure 1.

The general view of an electronic endoscope device is shown in Figure 2.

Figure 2 demonstrates entire structure first.

In Figure 2, the electronic endoscope 14 to which the process unit 12 was integrally provided through the connector 11 is connected to the external processor device 10.

This electronic endoscope 14 has an operating part 15 in an intermediate part.

While CCD16 is arranged to the tip, the light guide 17 for radiating an observation light from an end is provided.

And, in the above process unit 12, although mentioned later for details, the first signal processing circuit 18 which has CCD driver is arranged.

[0012]

On the other hand, in the external processor device 10, the isolation device 19 of the first group, the isolation device 20 of the second group, and the isolation device 21 of the third group are arranged.

These isolation devices 19, 20, and 21 consist of a photocoupler or a pulse transformer.

These are carrying out the role that interrupts

やパルストランスからなり、これらは電子内視鏡 14 側の患者回路と出力回路を電氣的に遮断する役目をしている。そして、この第 1 群のアイソレーションデバイス 19 からは上記第 1 の信号処理回路 18 から例えば RGB の各ビデオ信号が伝送されることになるが、この第 1 群アイソレーションデバイス 19 には A/D 変換器 23、フレームメモリ 24、D/A 変換器 25、モニタへの出力処理を行う第 2 の信号処理回路 26 が接続されている。

#### 【0013】

また、上記第 2 群のアイソレーションデバイス 20 には、タイミングパルス発生回路 27 が接続され、第 3 群のアイソレーションデバイス 21 には操作部（コントロールパネル）28 が接続される。上記タイミングパルス発生回路 27 により、タイミングパルスが上記各構成部に出力されると共に、第 2 群のアイソレーションデバイス 20 を介して電子内視鏡 14 側へ同期信号（C-SYNC）、ブランキング信号（C-BLK）、動作制御信号（4f<sub>sc</sub>）等のパルスが供給される。一方、操作部 28 からは第 3 群のアイソレーションデバイス 21 を介して電子内視鏡 14 側へフリーズ、部分拡大、電子シャッタ等の動作、γ 値の設定等を行うための制御信号が供給される。なお、トランス 30、第 1 電源回路 31、第 2 電源回路 32 が設けられ、上記第 1 電源回路 31 は電子内視

electrically the patient circuit and the output circuit by the side of the electronic endoscope 14.

And, from the isolation device 19 of these first groups, each video signal of RGB will be transmitted from the first signal processing circuit 18, for example.

However, A/D converter 23, the frame memory 24, D/A converter 25, and the 2nd signal processing circuit 26 which performs output processing to a monitor are connected to this first group isolation device 19.

#### 【0013】

Moreover, the timing pulse generator circuit 27 is connected to the isolation device 20 of above the second group. An operating part (control panel) 28 is connected to the isolation device 21 of the third group.

While a timing pulse is output to each structure part by the above timing pulse generator circuit 27, pulses such as a synchronizing signal (C-SYNC), a blanking signal (C-BLK), and an operation control signal (4f<sub>sc</sub>), are supplied to the electronic endoscope 14 side through the isolation device 20 of the second group by it.

On the other hand, from an operating part 28, the control signal for performing operation of freezing, a partially enlarged electronic shutter, etc., a setup of value (gamma), etc. is supplied to the electronic endoscope 14 side through the isolation device 21 of the third group.

In addition, a transformer 30, the first power supply circuit 31, and the second power supply circuit 32 are provided. The above first power supply circuit 31 supplies a power supply to the first signal processing circuit 18 currently arranged in the electronic endoscope 14. The 2nd power supply circuit 32 supplies a power supply to each process circuit in the external processor device 10.

鏡 1 4 内に配置されている第 1 の信号処理回路 1 8 へ、第 2 の電源回路 3 2 は外部プロセッサ装置 1 0 内の各処理回路へ電源を供給する。

**【 0 0 1 4 】**

更に、上記電子内視鏡 1 4 内のライトガイド 1 7 に光学的に接続された光源 3 3 が設けられ、この光源 3 3 に光源電源 3 4 が接続され、上記光源 3 3 は光源制御部 3 5 でコントロールされており、面順次式の場合は R G B フィルタを回転駆動させることによって R G B 光が順次出力される。

**【 0 0 1 5 】**

図 1 において、上記第 1 の信号処理回路 1 8 には、クランプ処理及びサンプルホールド処理を行う相関二重サンプリング ( C D S -Correlated Double Sampling ) 回路 3 8 、増幅処理、ガンマ補正等を行うプロセス処理部 3 9 、上記 C C D 1 6 を駆動制御する C C D ドライバ 4 0 、これらの各回路へタイミングパルスを供給するタイミングジェネレータ 4 1 が設けられている。そして、このタイミングジェネレータ 4 1 からは上記 C D S 回路 3 8 へクランプパルス C P 1 、サンプルホールドパルス C P 2 が供給されるが、このクランプパルス C P 1 、サンプルホールドパルス C P 2 を電子内視鏡 1 4 の長さを考慮した所定時間だけ遅延する遅延線 (ディレイライン-D. L.) 4 2, 4 3 が設けられている。

**[0014]**

Furthermore, the light source 33 optically connected to the light guide 17 in the above electronic endoscope 14 is provided.

The light source power supply 34 is connected to this light source 33.

The above light source 33 is controlled in the light source control part 35.

In the case of a type, RGB light is output to a surface order in order by making RGB filter rotate-drive.

**[0015]**

In Figure 1, the correlation double sampling (CDS-Correlated Double Sampling) circuit 38 which performs a clamp process and a Sample and Hold process, the process part 39 which performs an amplification process, a gamma correction, etc., the CCD driver 40 which carries out the drive control of the above CCD16, and the timing generator 41 which supplies a timing pulse to each of these circuits are provided to the first signal processing circuit 18.

And, from this timing generator 41, clamping pulse CP1 and Sample and Hold pulse CP2 are supplied to the above CDS circuit 38.

However, the delay lines (delay line-D.L.) 42 and 43 by which only the prescribed time which considered the length of the electronic endoscope 14 is delayed in this clamping pulse CP1 and Sample and Hold pulse CP2 are provided.

## 【0016】

従って、上記処理ユニット12内の第1の信号処理回路18によれば、CCDドライバ40によってCCD16の駆動制御が行われると共に、CCD16で得られた被観察体内のビデオ信号に対しては、互に関連して形成されたクランプパルスCP1とサンプルホールドパルスCP2に基づいて相関二重サンプリングが行われることになる。このようにして、第1の信号処理回路18では、外部プロセッサ装置10に設けられたメモリ24の前段のアナログ処理を行う。

## 【0017】

図3には、上記CDS回路38における信号波形が示されており、図3(a)はCCD16から出力されたビデオ信号であるが、このビデオ信号は、リセットパルス100で区切られるピクセルクロック期間に、光学的に黒の部分の信号を示すフィードスルー101と、画素情報部分102を有している。そして、信号の伝送時間を考えないならば、図3(b)に示されるクランプパルスCP1によって上記フィードスルー101部分のクランプ処理がなされ、また図3(c)に示されるサンプルホールドパルスCP2によって上記画素情報部分102のサンプルホールド処理が行われる。しかし、実際には電子内視鏡14の長さによって信号に遅れが生じ、図3(d)に示されるよう

## [0016]

Therefore, according to the first signal processing circuit 18 in the above process unit 12, while a drive control of CCD16 is performed by the CCD driver 40, Correlation double sampling will be performed based on clamping pulse CP1 and Sample and Hold pulse CP2 which were formed by being mutually related with respect to the video signal of the observed inside of the body obtained by CCD16.

Thus, a front stage analog process of the memory 24 provided to the external processor device 10 is performed in the first signal processing circuit 18.

## [0017]

The signal waveform in the above CDS circuit 38 is shown in Figure 3. Although figure 3(a) is the video signal output from CCD16, this video signal has the pixel information part 102 with feed through 101 that shows the signal of a black part optically in the pixel clock period divided by the reset pulse 100.

And, if the transmission time of a signal is not considered, a clamp process of above feed through 101 part will be done by the clamping pulse CP1 shown in Figure 3 (b).

Moreover, a Sample and Hold process of the above pixel information part 102 is performed by Sample and Hold pulse CP2 shown in Figure 3 (c).

However, a delay arises to a signal with the length of the electronic endoscope 14 in fact. As shown in Figure 3 (d), the video signal input into the first signal processing circuit 18 will be behind only in a prescribed time of the signal of figure 3(a).

Therefore, in the Example, as shown in Figure 3 (e) by the delay line 42, the clamping pulse CP1d which delayed only delay time ( $\tau$ ) 1 is formed.

に、第1の信号処理回路18へ入力されるビデオ信号は、図3(a)の信号よりも所定時間だけ遅れることになる。従って、実施例では遅延線42により図3(e)に示されるように、遅延時間 $\tau_1$ だけ遅らせたクランプパルスCP1dを形成し、このクランプパルスCP1dにてビデオ信号の直流再生をすると共に、遅延線43によって図3(d)に示されるように、遅延時間 $\tau_2$ だけ遅らせたサンプルホールドパルスCP2dを形成し、このサンプルホールドパルスCP2dにて画素信号をサンプルホールドする。そうすると、最終的にCDS回路38からは図3(g)に示されるサンプルホールド信号が画素情報として出力されることになる。

**【0018】**

以上の実施例の構成によれば、図2に示される光量制御部35の制御によって光源33から出力されたRGB光は、電子内視鏡14内をライトガイド17にて伝達され、これによって観察光が先端部から被観察体内へ照射される。そうすると、CCDドライバ40で駆動制御されたCCD16により、上記観察光によって照射された被観察体像が捉えられ、CCD16からビデオ信号が第1の信号処理回路18へ供給される。この第1の信号処理回路18では、図1のCDS回路38に所定の遅延時間 $\tau_1$ 、 $\tau_2$ が遅延されたクランプパルスCP1d、サンプルホールドCP2dが供給されてお

While carrying out the direct current restoration of a video signal by this clamping pulse CP1d, as shown in Figure 3 (d) by the delay line 43, Sample and Hold pulse CP2d which delayed only delay time ( $\tau$ ) 2 is formed.

The Sample and Hold of the pixel signal is carried out by this Sample and Hold pulse CP2d.

Then, finally from the CDS circuit 38, the Sample and Hold signal shown in Figure 3 (g) will be output as pixel information.

**[0018]**

According to the structure of the above Example, RGB light output from the light source 33 by the control of the light quantity control part 35 shown in Figure 2, is transmitted by the light guide 17 inside of the electronic endoscope 14.

An observation light is irradiated by this from a tip to the observed inside of the body.

If it does so, the image of the observed body irradiated by the above observation light will be caught by CCD16 by which the drive control was carried out by the CCD driver 40.

A video signal is supplied to the first signal processing circuit 18 from CCD16.

Clamping pulse CP1d and Sample and Hold CP2d by which prescribed delay time ( $\tau$ ) 1 and ( $\tau$ ) 2 was delayed are supplied to the CDS circuit 38 of Figure 1 in this first signal processing circuit 18.

While the clamp process of the feed through 101 part of a video signal is carried out by this, the Sample and Hold of the pixel information

り、これによってビデオ信号のフィードスルー101の部分でクランプ処理されると共に、画素情報部分102がサンプルホールドされる。この場合、上記クランプパルスCP1d及びサンプルホールドパルスCP2dは、遅延線42、43によって当該電子内視鏡14を信号が伝送するのに必要な時間だけ遅らせており、従ってビデオ信号における画素情報が正確に抽出できることになる。

#### 【0019】

上記CDS回路38の出力は、プロセス処理部39で所定の増幅、 $\gamma$ 補正、等の処理が施された後に、外部プロセッサ装置10へ供給されることになり、ビデオ信号は第1群のアイソレーションデバイス19を介して出力回路側に伝送される。そうして、A/D変換器23を介してフレームメモリ24へ一旦記憶され、その後に読み出されてD/A変換器25を介して第2の信号処理回路26へ入力される。この第2の信号処理回路26では、モニタへ出力するための処理が行われており、従って第2の信号処理回路26からRGBの各信号、Y/C信号等がモニタへ出力され、同時にタイミングパルス発生回路27からは同期信号がモニタへ出力され、モニタ上には被観察体内の画像がカラー表示される。

#### 【0020】

次に、本発明の第2実施例を図4に基づいて説明する。図4の

part 102 is carried out.

In this case, above clamping pulse CP1d and Sample and Hold pulse CP2d have delayed only the necessary time, although a signal transmits the concerned electronic endoscope 14 by delay lines 42 and 43, therefore pixel information in a video signal can extract it correctly.

#### [0019]

The output of the above CDS circuit 38 will be supplied to the external processor device 10, after performing a process of the prescribed amplification in the process part 39, correction (gamma), etc.

A video signal is transmitted to an output time roadside through the isolation device 19 of the first group.

Then, it once stores through A/D converter 23 to a frame memory 24. It reads after that and it inputs into the 2nd signal processing circuit 26 through D/A converter 25.

The process for outputting to a monitor is performed in this 2nd signal processing circuit 26.

Therefore, each signal of RGB, Y/C signal, etc. are output to a monitor from the 2nd signal processing circuit 26.

Simultaneously, from the timing pulse generator circuit 27, a synchronizing signal is output to a monitor and the color display of the image of the observed inside of the body is carried out on a monitor.

#### [0020]

Next, the second Example of this invention is demonstrated based on a Figure 4.

場合は、同時式の電子内視鏡装置の例であり、CDS回路45の後段にはRGB等の各色信号に分離するための色分離回路46が設けられ、またプロセス処理部47、タイミングジェネレータ48、CCDドライバ49が設けられる。そして、第1実施例と同様に、クランプパルスCP1を所定時間遅らせる遅延線50、サンプルホールドパルスCP2を所定時間遅らせる遅延線51が設けられると共に、色分離回路46への動作タイミングパルスを所定時間遅らせる遅延線52が設けられる。

#### 【0021】

この第2実施例によれば、遅延線50の出力であるクランプパルスCP1dによるクランプ処理、遅延線50の出力であるサンプルホールドパルスCP2dによるサンプルホールド処理がされると共に、遅延線52から出力された制御パルスCPndによって色分離が行われ、白色光によって得られたビデオ信号が所定の色信号に変換されてプロセス処理部47へ供給される。従って、この場合も、CCDドライバ49から出力された駆動制御信号の遅れ、CCD16から出力されたビデオ信号の遅れによる影響をなくし、正確なビデオ信号を形成することができる。

#### 【0022】

上記実施例では、第1の信号処理回路18を有する処理ユニット12を外部プロセッサ装置1

In the case of a Figure 4, it is the example of the electronic endoscope device of a simultaneous type.

The color isolation circuit 46 for isolating to a RGB etc. each color signal is provided to the poststage of the CDS circuit 45.

Moreover, the process part 47, the timing generator 48, and the CCD driver 49 are provided.

And, while the delay line 50 which delays clamping pulse CP1 prescribed time, and the delay line 51 which delays Sample and Hold pulse CP2 prescribed time are provided like a first Example, the delay line 52 which delays the operation timing pulse to the color isolation circuit 46 prescribed time is provided.

#### 【0021】

According to this second Example, a color isolation is performed by control pulse CPnd output from the delay line 52 while the clamp process by clamping pulse CP1d which is the output of a delay line 50, and the Sample and Hold process by Sample and Hold pulse CP2d which is the output of a delay line 50 are carried out.

The video signal obtained according to white light is converted into a prescribed chrominance signal, and is supplied to the process part 47.

Therefore, the influence by the delay of the drive control signal output from the CCD driver 49 and the delay of the video signal output from CCD16 can be eliminated also in this case, and an exact video signal can be formed.

#### 【0022】

In the above Example, the process unit 12 which has the first signal processing circuit 18 was arranged to the connection part with the

0との接続部に配置したが、この処理ユニット12はコンパクトな回路として電子内視鏡14の操作部15に配置することも可能である。また、上記実施例では処理ユニット12は電子内視鏡14と一体に形成したが、電子内視鏡14とも別体にし、この電子内視鏡14を処理ユニット12にコネクタ等で接続する構成とすることもできる。

**【0023】****【発明の効果】**

以上説明したように、本発明によれば、電子内視鏡側に、ビデオ信号に対しサンプリング処理をするサンプリング回路、このサンプリング回路に対する制御パルスを発生するタイミングジェネレータ、上記制御パルスに上記電子内視鏡の長さに対応した遅延量を与える遅延線を配設したので、異なる長さの電子内視鏡毎にID情報により遅延量を制御する煩雑さ及び複雑さをなくして、各種の電子内視鏡の長さに合った遅延量を容易に与えることができ、正確なビデオ信号を形成することが可能となる。

**【図面の簡単な説明】****【図1】**

本発明の第1実施例に係る電子内視鏡装置の信号処理回路の構成を示す回路ブロック図である。

external processor device 10.

However, this process unit 12 can also be arranged to the operating part 15 of the electronic endoscope 14 as a compact circuit.

Moreover, in the above Example, the process unit 12 formed integrally with the electronic endoscope 14.

However, it can also make the structure which uses the electronic endoscope 14 as another object, and connects this electronic endoscope 14 to the process unit 12 by the connector etc.

**【0023】****【EFFECT OF THE INVENTION】**

As demonstrated above, according to this invention To the electronic endoscope side, the sampling circuit which carries out the sampling process with respect to a video signal, the timing generator which generates the control pulse with respect to this sampling circuit, and the delay line which gives the amount of delay corresponded to the length of an above electronic endoscope to an above control pulse were arranged. Therefore, the complexity and the complexity which control the amount of delay by ID information for each electronic endoscope of different length are eliminated.

The amount of delay suitable for the length of various electronic endoscopes can be given easily. An exact video signal can be formed.

**【BRIEF EXPLANATION OF DRAWINGS】****【FIGURE 1】**

It is the circuit block diagram showing the structure of the signal processing circuit of the electronic endoscope device based on the first Example of this invention.



**【図 2】**

実施例の電子内視鏡装置の全体構成を示す回路ブロック図である。

**[FIGURE 2]**

It is the circuit block diagram showing the entire structure of the electronic endoscope device of an Example.

**【図 3】**

第 1 実施例回路での動作を示す波形図である。

**[FIGURE 3]**

It is the waveform diagram showing operation in a first Example circuit.

**【図 4】**

本発明の第 2 実施例の構成を示す回路ブロック図である。

**[FIGURE 4]**

It is the circuit block diagram showing the structure of the second Example of this invention.

**【符号の説明】**

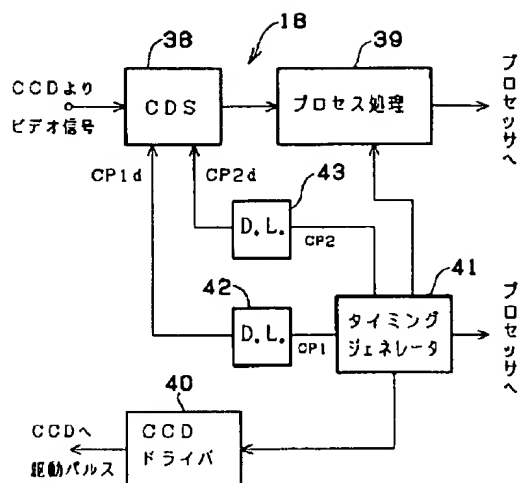
1 0 ... 外部プロセッサ装置、  
 1 2 ... 処理ユニット、  
 1 4 ... 電子内視鏡、  
 1 6 ... CCD、  
 1 8 ... 第 1 の信号処理回路、  
 3 8, 4 5 ... 相関二重サンプリング (CDS) 回路、  
 4 1, 4 8 ... タイミングジェネレータ、  
 4 2, 4 3, 5 0, 5 1, 5 2 ... 遅延線、  
 4 0, 4 9 ... CCD ドライバ。

**[EXPLANATION OF DRAWING]**

10... External processor device,  
 12... Process unit,  
 14... Electronic endoscope,  
 16... CCD,  
 18... First signal processing circuit,  
 38, 45... Correlation double sampling (CDS) circuit,  
 41, 48... Timing generator,  
 42, 43, 50, 51, 52... delay line,  
 40, 49... CCD driver.

**【図 1】**

**[FIGURE 1]**



Left Top: The video signal by CCD

Left Bottom: The driving pulse to CCD

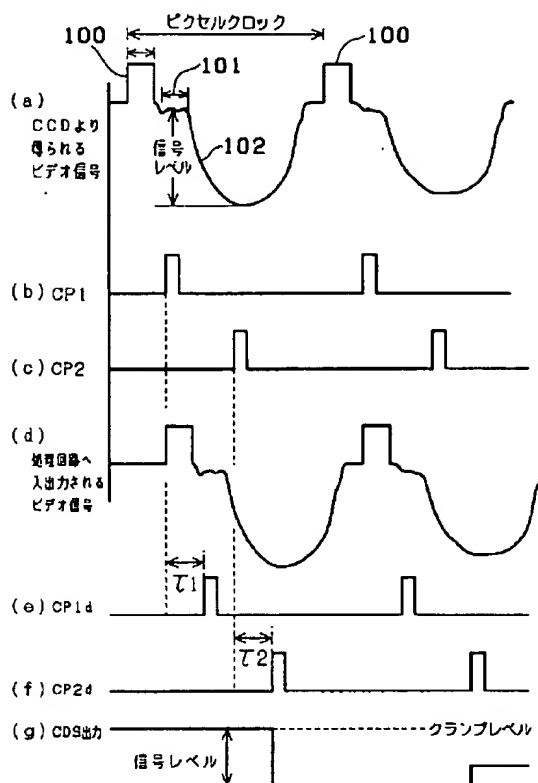
Right Top: To Processor

Right Bottom: To Processor

39: The process part,      40: CCD driver,      41: Timing generator

【図 3】

**[FIGURE 3]**



<Left Top to Right Bottom>

Pixel clock

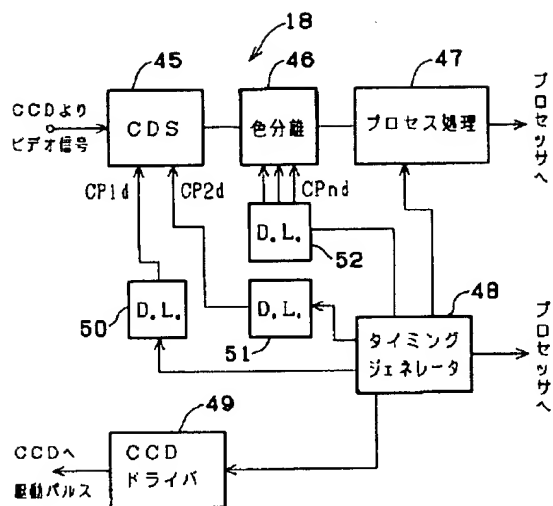
(a) The video signal obtained by CCD, Signal level

(d) The video signal which is input and output to the processing circuit

(g) CDS output, Signal level, Clamp level

【図 4】

[FIGURE 4]



Left Top: The video signal by CCD

Left Bottom: The driving pulse to CCD

Right Top: To Processor

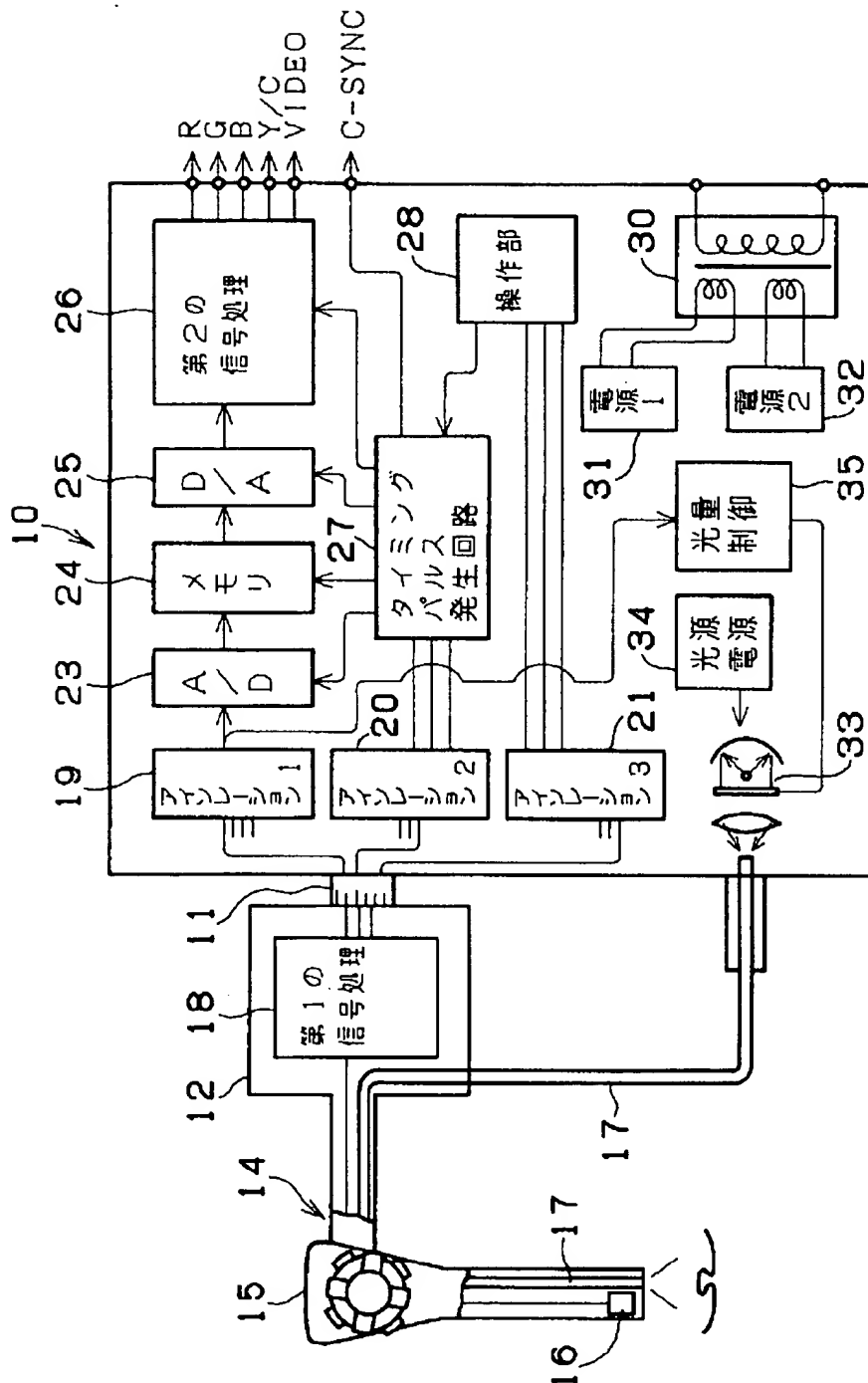
Right Bottom: To Processor

46: color isolation,      47: The process part,      48: Timing generator

49: CCD driver

【図 2】

**[FIGURE 2]**



18: First signal processing circuit, 19: Isolation 1, 20: Isolation 2,  
 21: Isolation 3, 24: Memory, 26: Second signal processing circuit,  
 27: Timing pulse generator circuit, 28: Operating part,  
 31: Power supply 1, 32: Power supply 2, 34: Light source power supply,

JP2694753-B2



35: Light source control part